

# МОДЕЛИРОВАНИЕ И ОПТИМИЗАЦИЯ MODELING AND OPTIMIZATION

УДК 681.31

DOI: 10.17587/it.24.627-632

**А. Д. Иванников**, д-р техн. наук, проф., adi@ippm.ru, **В. Н. Северцев**, д-р техн. наук,  
Институт проблем проектирования в микроэлектронике РАН, Москва

## Математическая модель множества входных воздействий цифровых систем при их моделировании на уровне логических сигналов

*Рассматривается моделирование проектов цифровых систем на уровне логических сигналов в целях отладки проектов. Предполагается, что цифровая система выполняет некоторую последовательность функций из конечного алфавита. При описании методами теории множеств анализируется структура множества входных воздействий цифровых систем и их блоков. Предлагается математическая модель множества входных воздействий для цифровых систем и их блоков для каждой выполняемой функции с учетом временных ограничений в виде помеченного ориентированного графа. Полученную формальную модель предполагается использовать при выборе набора отладочных тестов.*

**Ключевые слова:** моделирование на уровне логических сигналов, отладка проектов цифровых систем, множество входных взаимодействий, графовая модель входных взаимодействий

### Введение

При проектировании цифровых систем важной задачей является выбор конечного числа конечных по времени тестовых примеров, которые подаются на компьютерную модель проектируемой системы для проверки правильности функционирования последней [1–4].

Для того чтобы составить репрезентативный набор входных тестовых примеров, необходимо иметь описание множества допустимых входных воздействий как на разрабатываемую цифровую систему, так и на ее блоки. Целью настоящего исследования является разработка математической модели множества допустимых входных цифровых систем в целом и их блоков при их моделировании на уровне логических сигналов.

### Описание используемой модели

При проектировании сложных цифровых систем разработчик должен обеспечить, прежде всего, требуемое внешнее поведение цифровой системы, т. е. требуемое взаимодействие системы с внешней средой. При этом существенным

является как последовательность выходных сигналов цифровой системы, так и моменты времени появления и изменений этих сигналов, причем временные ограничения обычно задаются интервалами значений [1, 5].

Взаимодействие цифровой системы с объектом управления и внешним миром вообще осуществляется через внешние линии и шины — наборы линий, по которым передается однородная информация, например, адреса или данные. В цифровых системах управления широко используются двунаправленные шины и линии, имеющие также состояние с высоким выходным сопротивлением (отключенное состояние). Будем рассматривать логическую модель сигналов на шинах и линиях цифровых систем, т. е. считать, что значения сигналов представляются как 0 или 1 на линиях и как число из диапазона  $0...2^n$  на шинах системы. Цифровые сигналы внешних шин и линий назовем терминальными переменными, они принадлежат множеству  $\mathbf{P}$ . Переменная  $p \in \mathbf{P}$  всегда имеет одно из значений конечного множества  $Z_p$ , элементы которого определяют как целочисленное значение сигнала, так и направление работы шины или линии.

Событием по переменной  $p$  называется изменение переменной  $p$  со значения  $z_1 \in Z_p$  на значение  $z_2 \in Z_p$  в момент времени  $t$ . Обозначим такое событие  $\chi_{p,z_1,z_2}^t$ . Взаимодействие цифровой системы с внешней средой, включая управляемый объект, есть последовательность переключений сигналов на терминальных шинах и линиях, т. е. последовательность событий. Для каждой проектируемой системы имеется множество  $\Psi$  допустимых взаимодействий с внешней средой, каждое из которых есть отображение  $\psi : [0, t) \rightarrow Q, t \in T, Q = \prod_{p \in P} Z_p$  [4].

В цифровых системах для каждого конечного временного интервала число событий по терминальным переменным, т. е. число изменений их значений, конечно. В связи с этим любое взаимодействие  $\psi$  может быть представлено в виде вектора  $(z_{p_1}^H, \dots, z_{p_k}^H)$  начальных значений переменных  $p_1, \dots, p_k$  ( $k$  — мощность множества  $P$ ) в момент времени  $t = 0$  и последовательности событий по переменным множества  $P$  с конечным числом событий за любой конечный интервал времени:

$$\psi = (z_{p_1}^H, \dots, z_{p_k}^H), \quad (1)$$

$$\chi_{p_{i_1}, z_{j_1}, z_{j_2}}^{t_1}, \chi_{p_{i_2}, z_{j_3}, z_{j_4}}^{t_2}, \chi_{p_{i_3}, z_{j_5}, z_{j_6}}^{t_3}, \dots,$$

где  $t_1 \leq t_2 \leq t_3 \leq \dots$  — упорядоченная последовательность времен событий;  $p_{i_1}, p_{i_2}, p_{i_3}, \dots$  — переменные, принадлежащие множеству  $P$ ;  $z_{j_1}, z_{j_3}, z_{j_5}, \dots$  — значения переменных непосредственно перед событием;  $z_{j_2}, z_{j_4}, z_{j_6}, \dots$  — значения переменных непосредственно после события.

Если в последовательности (1) выделить только события, являющиеся изменениями входных сигналов, то такую последовательность можно назвать входным воздействием. Однако часто моменты подачи входных сигналов на цифровую систему определяются готовностью системы принять эти сигналы, на что указывают определенные выходные сигналы системы. Выполнение какой-либо операции, например, считывания данных цифровой системой, может инициироваться не сигналами внешней среды, а самой системой. В связи с этим использование в качестве аргументов функционирования цифровой системы входных воздействий не всегда удобно.

Выделим из последовательности событий (1) взаимодействия  $\psi$  последовательность входных событий и выходных событий управления об-

меном, которые по заданному протоколу обмена обуславливают моменты времени входных событий. Назовем эту последовательность входным взаимодействием

$$\mu = (z_{p_1}^H, \dots, z_{p_{n+q}}^H), \quad (2)$$

$$\chi_{p_{i_1}, z_{j_1}, z_{j_2}}^{t_1}, \chi_{p_{i_2}, z_{j_3}, z_{j_4}}^{t_2}, \chi_{p_{i_3}, z_{j_5}, z_{j_6}}^{t_3}, \dots,$$

где  $\chi_{p_{i_1}, z_{j_1}, z_{j_2}}^{t_1}$ ,  $\chi_{p_{i_2}, z_{j_3}, z_{j_4}}^{t_2}$ ,  $\chi_{p_{i_3}, z_{j_5}, z_{j_6}}^{t_3}, \dots$  — входные события и выходные события управления обменом;  $t_1 \leq t_2 \leq t_3 \leq \dots$  — упорядоченная последовательность времен событий входного взаимодействия.

В рассматриваемой модели в качестве аргументов функционирования цифровых систем используются входные взаимодействия, что дает возможность рассматривать режимы работы, инициируемые как внешними входными сигналами, так и самими цифровыми системами [1, 6, 7]. Все вышесказанное относится не только к цифровым системам в целом, но и к блокам, из которых цифровые системы состоят.

### Структура множества допустимых входных взаимодействий

Каждый блок цифровой системы в процессе функционирования выполняет ту или иную последовательность функций (операций) из конечного алфавита функций  $K$ . Выполнение каждой функции вызывается одним из входных взаимодействий определенного класса, причем каждое входное взаимодействие этого класса содержит конечное число событий.

Обозначим  $f$  конечную последовательность функций, а  $F$  — в общем случае счетное множество конечных последовательностей  $f$ . Каждая последовательность функций  $f$ , начинающаяся с момента времени  $t = 0$  (например, включения питания), задается по крайней мере одним входным взаимодействием  $\mu^f \in M$ . Этот факт следует из того, что  $M$  содержит все допустимые входные взаимодействия для любой допустимой последовательности функций цифрового блока.

В большинстве случаев одни и те же функции могут выполняться с различными наборами данных, что обуславливает задание различными  $\mu$  одной и той же последовательности функций  $f$ . В связи с тем, что для различных экземпляров блока цифровой системы задержки выходных событий управления обменом

относительно входных событий различаются в определенных пределах, а также в связи с допустимостью варьирования моментов времени входных событий относительно друг друга и относительно выходных событий управления обменом, множество  $\mathbf{M}$  содержит континуальное подмножество  $\mathbf{M}^f \subset \mathbf{M}$  входных взаимодействий, каждое из которых вызывает выполнение цифровым блоком конечной последовательности функций  $f$ . Множество входных взаимодействий может быть представлено в виде

$$\mathbf{M} = \bigcup_{f \in \mathbf{F}} \mathbf{M}^f; \mathbf{M}^{f'} \cap \mathbf{M}^{f''} = \emptyset \text{ при } f' \neq f''. \quad (3)$$

Входное взаимодействие  $\mu \in \mathbf{M}^f$  содержит конечное множество событий

$$\{\chi_{p_1, z_{j_1}, z_{j_2}}, \dots, \chi_{p_n, z_{j_{2n-1}}, z_{j_{2n}}}\}, \quad (4)$$

где  $n$  — число событий в  $\mu$ .

Множество  $\mathbf{M}^f$  содержит также входные взаимодействия, времена событий в которых различаются в определенных пределах. Ограничения на эти различия могут быть заданы в следующем виде:

$$t_{\min}^{l,m} \leq t_m - t_l \leq t_{\max}^{l,m}, \quad (l, m) \in \mathbf{C}, \quad \mathbf{C} \subset \{1, 2, \dots, n\} \times \{1, 2, \dots, n\}, \quad (5)$$

где  $t_{\min}^{l,m}$ ,  $t_{\max}^{l,m}$  — минимально и максимально допустимые промежутки времени между  $l$ -м и  $m$ -м событиями;  $\mathbf{C}$  — конечное множество пар событий множества (2), для которых заданы временные ограничения.

Выделим все пары  $(l, m)$  в  $\mathbf{C}$ , для которых  $t_m$  есть время выходного события управления обменом в множество  $\mathbf{C}_{\text{вых}}$ , а все пары  $(l, m)$ , для которых  $t_m$  есть время входного события, — в множество  $\mathbf{C}_{\text{вх}}$ . Тогда ограничения на моменты времени выходных событий обмена имеют вид

$$t_{\min}^{l,m} \leq t_m - t_l \leq t_{\max}^{l,m}, \quad (l, m) \in \mathbf{C}_{\text{вых}}, \quad (6)$$

а ограничения на моменты времени входных событий

$$t_{\min}^{l,m} \leq t_m - t_l \leq t_{\max}^{l,m}, \quad (l, m) \in \mathbf{C}_{\text{вх}}. \quad (7)$$

Рассмотрим пространство

$$\mathbf{G} = \prod_{\mathbf{C}_{\text{вых}}} \{t_m - t_l | t_m - t_l \geq 0\}.$$

Каждая точка  $g \in \mathbf{G}$  определяет конкретные значения задержек выходных событий управления обменом. В пространстве  $\mathbf{G}$  выделим область  $\mathbf{G}_f \in \mathbf{G}$ , для всех точек которой выполняются ограничения (7). Область  $\mathbf{G}_f$  определяет допустимые задержки выходных событий управления обменом. При этом  $\mathbf{G}_f \neq \emptyset$ .

Для любой точки  $g \in \mathbf{G}_f$  в связи с допустимостью таких задержек выходных событий управления обменом существует непустое множество входных взаимодействий  $\mathbf{M}_g^f$ , обеспечивающих выполнение цифровым блоком последовательности функций  $f$ :

$$\mathbf{M}^f = \bigcup_{g \in \mathbf{G}_f} \mathbf{M}_g^f, \quad \mathbf{M}_g^f \neq \emptyset,$$

где  $\mathbf{M}_g^f$  — множество входных взаимодействий, обеспечивающих выполнение конечной последовательности функций  $f$  при фиксированных задержках выходных событий управления обменом, определяемых  $g \in \mathbf{G}_f$ .

Таким образом, множество допустимых входных взаимодействий представимо в виде

$$\begin{aligned} \mathbf{M} &= \bigcup_{f \in \mathbf{F}} \mathbf{M}^f; \mathbf{M}^{f'} \cap \mathbf{M}^{f''} \neq \emptyset \text{ при } f' \neq f''; \\ \mathbf{M}^f &= \bigcup_{g \in \mathbf{G}_f} \mathbf{M}_g^f; \mathbf{G}_f \neq \emptyset; \mathbf{M}_g^f \neq \emptyset \text{ при } f \in \mathbf{F}. \end{aligned} \quad (8)$$

Таким образом, мы определяем структуру множества допустимых входных взаимодействий, т. е. структуру возможных аргументов функционирования цифровых систем и их блоков.

### Формальная модель множества входных взаимодействий для каждой функции

Рассмотрим способ задания множества  $\mathbf{M}^k$  входных взаимодействий, обуславливающих выполнение цифровой системой или блоком функции  $k$ .

С учетом (2) и (4) каждое  $\mu$ ,  $\mu \in \mathbf{M}^k$ , может быть задано в виде

$$((z_{p_1}^H, \dots, z_{p_m}^H), \{(t_1, p_{i_1}, z'_{i_1}, z''_{i_1}), (t_2, p_{i_2}, z'_{i_2}, z''_{i_2}), \dots, (t_n, p_{i_n}, z'_{i_n}, z''_{i_n})\}), \quad (9)$$

где  $z_{p_1}^H, \dots, z_{p_m}^H$  — начальные значения переменных;  $t_i, p_{i_i}, z'_{i_i}, z''_{i_i}$  — четверка, описывающая  $i$ -е событие.

Исходя из этого попробуем задать все множество  $\mathbf{M}^k$  как

$$\begin{aligned}
 & (\tilde{\mathbf{Z}}_{p_1}^H, \dots, \tilde{\mathbf{Z}}_{p_m}^H), \{(\theta_1, p_{i_1}, \tilde{\mathbf{Z}}'_1, \tilde{\mathbf{Z}}''_1), (\theta_2, p_{i_2}, \tilde{\mathbf{Z}}'_2, \tilde{\mathbf{Z}}''_2), \dots, \\
 & \dots, (\theta_n, p_{i_n}, \tilde{\mathbf{Z}}'_n, \tilde{\mathbf{Z}}''_n)\}, \\
 & t_{\min}^{l,q} \leq \theta_q - \theta_l \leq t_{\max}^{l,q}, (l, q) \in \mathbf{C},
 \end{aligned}
 \tag{10}$$

где  $\theta_1, \theta_2, \dots, \theta_n$  — времена событий;  $\tilde{\mathbf{Z}}_{p_i}^H, i = 1, 2, \dots, m$  — подмножество возможных начальных значений переменных множества  $\mathbf{P}' \cup \mathbf{P}^0$ ;  $m$  — мощность множества  $\mathbf{P}' \cup \mathbf{P}^0$ ;  $p_{i_1}, p_{i_2}, \dots, \dots, p_{i_n}$  — принадлежат множеству  $\mathbf{P}' \cup \mathbf{P}^0$ ;  $\tilde{\mathbf{Z}}'_1, \tilde{\mathbf{Z}}'_2, \dots, \tilde{\mathbf{Z}}'_n$  — подмножества возможных значений переменных  $p_{i_1}, p_{i_2}, \dots, p_{i_n}$  перед событием;  $\tilde{\mathbf{Z}}''_1, \tilde{\mathbf{Z}}''_2, \dots, \tilde{\mathbf{Z}}''_n$  — подмножества возможных значений переменных  $p_{i_1}, p_{i_2}, \dots, p_{i_n}$  после события;  $\mathbf{C}$  — множество пар событий, для промежутков между которыми заданы временные ограничения.

Входное взаимодействие  $\mu$ , заданное в виде (9), принадлежит  $\mathbf{M}^k$ , определенному в виде (10), если:

а)  $z_{p_1}^H \in \tilde{\mathbf{Z}}_{p_1}^H, \dots, z_{p_m}^H \in \tilde{\mathbf{Z}}_{p_m}^H$ ;

б) существует изоморфизм между множеством событий (9) и множеством четверок в (10), такой, что у соответствующих событий совпадают имена переменных:

$$z'_1 \in \tilde{\mathbf{Z}}'_1, \dots, z'_n \in \tilde{\mathbf{Z}}'_n, z''_1 \in \tilde{\mathbf{Z}}''_1, \dots, z''_n \in \tilde{\mathbf{Z}}''_n,$$

а времена событий  $t_1, \dots, t_n$  в (9) удовлетворяют ограничениям из (10).

Рассматриваемое представление  $\mathbf{M}^k$  и введение подмножеств  $\tilde{\mathbf{Z}}_{p_i}^H, \tilde{\mathbf{Z}}', \tilde{\mathbf{Z}}''$  позволяет пред-

ставить множество входных взаимодействий с различными наборами данных.

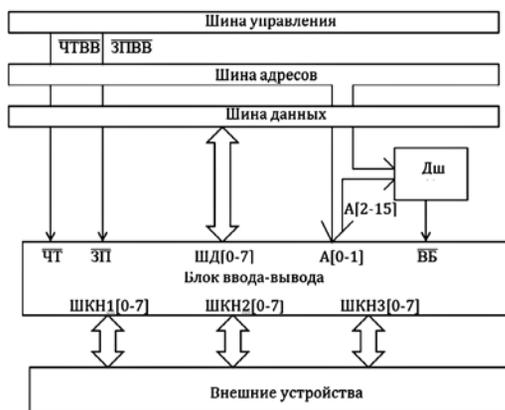
Пусть задано множество терминальных переменных  $\mathbf{P}$ , каждая переменная с множеством значений  $\mathbf{Z}_p$ . Для каждой переменной  $p$  рассмотрим некоторый алфавит значений

$$\mathfrak{Z}_p = \mathbf{Z}_p \cup \{z_{ij} | (z_i \in \mathbf{Z}_p) \& (z_j \in \mathbf{Z}_p) \& (z_i \neq z_j)\},$$

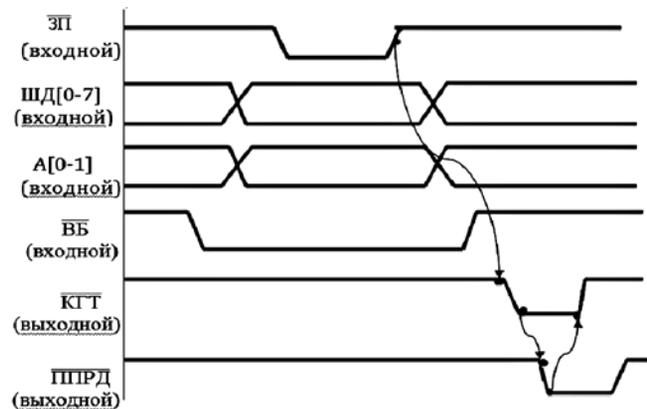
где  $z_{ij}$  — переход от  $z_i$  к  $z_j$ . В алфавите  $\mathfrak{Z}_p$  выделим непустые подмножества  $\mathfrak{Z}_l^p \subset \mathfrak{Z}_p$  такие, что  $\mathfrak{Z}_p = \bigcup \mathfrak{Z}_l^p$ . Например, если сигнал на шине может принимать значения  $0..255$ , \$ (\$ — состояние с высоким выходным сопротивлением), то возможно использование следующих подмножеств  $\mathfrak{Z}_i$ :  $\mathfrak{Z}_1 = \{\$, \}$ ,  $\mathfrak{Z}_2 = \{0, 1, \dots, 255\}$ ,  $\mathfrak{Z}_3 = \mathfrak{Z}_2 \cup \{z_{ij} | (z_i \in \mathfrak{Z}_2 \cup \mathfrak{Z}_1) \& (z_j \in \mathfrak{Z}_2 \cup \mathfrak{Z}_1)\}$ ,  $\mathfrak{Z}_4 = \mathfrak{Z}_1 \cup \mathfrak{Z}_2 \cup \mathfrak{Z}_3$ . Здесь  $\mathfrak{Z}_2$  — стабильное значение данных,  $\mathfrak{Z}_4$  — нестабильное значение.

Подмножества  $\mathfrak{Z}_l^p, l = 1, 2, \dots$ , образуют конечный алфавит  $\hat{\mathfrak{Z}}_p$ . Каждое множество  $\mathbf{M}^k$  может быть представлено как конечное множество событий в алфавитах  $\hat{\mathfrak{Z}}_p$ . Так как на множестве событий множества  $\mathbf{M}^k$  определен частичный порядок событий по времени, то естественным представлением  $\mathbf{M}^k$  является ориентированный граф  $\mathcal{G}^k(\mathbf{V}^k, \mathbf{E}^k)$ , где каждая вершина из  $\mathbf{V}^k$  соответствует переходу одной из переменных из одного значения  $\mathfrak{Z}_l^p$  в другое. Каждую вершину  $v, v \in \mathbf{V}^k$ , пометим обозначением переменной  $p$  и множествами  $\mathfrak{Z}_l^p, \mathfrak{Z}_m^p$ , если вершине  $v$  соответствует переход переменной  $p$  из значения  $\mathfrak{Z}_l^p$  в значение  $\mathfrak{Z}_m^p$ .

На множестве вершин  $\mathbf{V}_p^k$ , соответствующих изменениям значений одной и той же перемен-



а)



б)

Рис. 1. Блок параллельного интерфейса ввода-вывода:

а — схема включения; б — временная диаграмма работы

ной  $p$ , задано отношение частично-порядка во времени, что определяет множество ребер  $E^k$ . Каждое ребро пометим двумя числами  $t_{\min}$ ,  $t_{\max}$ , причем  $0 \leq t_{\min} \leq t_{\max} \leq \infty$ .

В качестве примера рассмотрим некоторый цифровой блок параллельного интерфейса ввода-вывода (рис. 1, а), временные диаграммы работы которого приведены на рис. 1, б. При функционировании блока используются сигналы: ШД[0-7] — шина данных; А[0-1], А[2-15] — шины адреса соответствующей разрядности; СБР,  $\overline{CT}$ ,  $\overline{3П}$  — сигналы сброса, чтения и записи;  $\overline{ВБ}$ ,  $\overline{КГТ}$ ,  $\overline{ППРД}$  — сигналы выбора блока, канал готов, подтверждения передачи; ШКН1, ШКН2, ШКН3 — шины каналов 1, 2 и 3 с указанием разрядности.

На рис. 2 представлено графовое задание множества  $M^k$  входных взаимодействий, соответствующих записи информации в рассматриваемый цифровой блок. Для этого случая:

$$P = \{A, \text{ШД}, \overline{ВБ}, \overline{3П}, \overline{КГТ}, \overline{ППРД}\};$$

$$Z_A = \{0, 1, 2, 3, \$\}; Z_{\text{ШД}} = \{0, 1, \dots, 255, \$\};$$

$$Z_{\overline{ВБ}} = \{0, 1\}; Z_{\overline{3П}} = \{0, 1\}; Z_{\overline{КГТ}} = \{0, 1\};$$

$$Z_{\overline{ППРД}} = \{0, 1\};$$

$$\hat{Z}_A = \{C, \text{НС}, \text{ВИ}, X\}, C = \{0, 1, 2, 3\};$$

$$\text{НС} = C \cup \{\chi_{i,k} | z_i \neq z_k, z_i \in C, z_k \in C\};$$

$$\text{ВИ} = \{\$, \};$$

$$X = \text{НС} \cup \text{ВИ} \cup \{\chi_{i,\$} | z_i \in C\} \cup \{\chi_{\$,i} | z_i \in C\};$$

$$\hat{Z}_{\text{ШД}} = \{C, \text{НС}, \text{ВИ}, X\}, C = \{0, 1, \dots, 255\};$$

$$\text{НС} = C \cup \{\chi_{i,k} | z_i \neq z_k, z_i \in C, z_k \in C\};$$

$$\text{ВИ} = \{\$, \};$$

$$X = \text{НС} \cup \text{ВИ} \cup \{\chi_{i,\$} | z_i \in C\} \cup \{\chi_{\$,i} | z_i \in C\};$$

$$\hat{Z}_{\overline{ВБ}} = \{0, 1, X\}, X = \{0, 1, \beta_{0,1}, \beta_{1,0}\};$$

$$\hat{Z}_{\overline{3П}} = \{0, 1, X\}, X = \{0, 1, \beta_{0,1}, \beta_{1,0}\};$$

$$\hat{Z}_{\overline{КГТ}} = \{0, 1, X\}, X = \{0, 1, \beta_{0,1}, \beta_{1,0}\};$$

$$\hat{Z}_{\overline{ППРД}} = \{0, 1, X\}, X = \{0, 1, \beta_{0,1}, \beta_{1,0}\}.$$

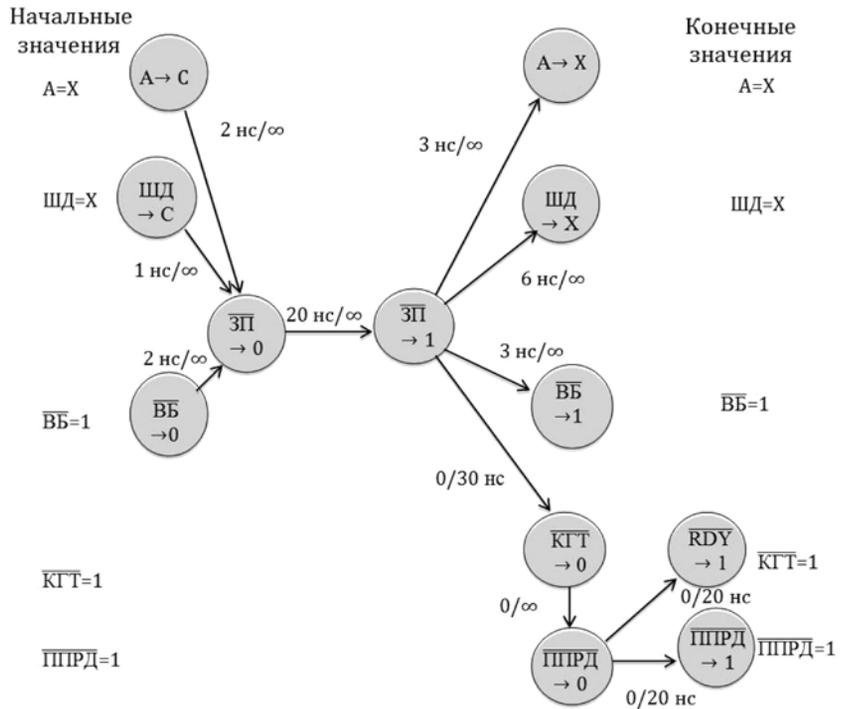


Рис. 2. Задание множества входных взаимодействий для функции записи информации в блок параллельного ввода-вывода

На рис. 2 вершины графа помечены обозначением переменной и новым ее значением. Если заданы начальные значения переменных в алфавите  $\hat{Z}_p$ , этого достаточно. При наличии графа  $G^k(V^k, E^k)$  указанного вида для каждого  $\mu$ , заданного в виде (9), можно определить, принадлежит ли  $\mu$  множеству  $M^k$  или нет.

Граф  $G^k(V^k, E^k)$  более наглядно задает множество  $M^k$ , чем временная диаграмма (см. рис. 1, б), которая обычно используется для представления режимов работы цифровых блоков.

## Заключение

Граф  $G^k(V^k, E^k)$  определяет множество входных взаимодействий для выполнения функции  $k$  цифровым блоком. Используя тот же алгоритм, можно построить аналогичный граф для каждой функции цифровой системы в целом.

Этот граф вместе с выражениями (3) и (8) определяет структуру множества допустимых входных взаимодействий как для каждого цифрового блока в отдельности, так и для цифровой системы в целом. Структура множества допустимых взаимодействий служит исходными данными для выбора набора тестов для отладки проектов цифровых систем методом моделирования.

## Список литературы

1. **Иванников А. Д., Стемповский А. Л.** Формализация задачи отладки проектов цифровых систем // Информационные технологии. 2014. № 9. С. 3—10.
2. **Lin Yi-Li, Su Alvin W. Y.** Functional Verification for SoC Software/Hardware Co-Design: From Virtual Platform to Physical Platform // 2011 IEEE International SOC Conference (SOCC). P. 201—206.
3. **Shi Jin, Liu Weichao, Jiang Ming** et al. Software Hardware Co-Simulation and Co-Verification in Safety Critical System Design // 2013 IEEE International Conference on Intelligent Rail Transportation (ICIRT). P. 71—74.
4. **Кашеев Н. И., Пономарев Д. М., Подъяблонский Ф. М.** Построение тестов цифровых схем с использованием обобщенной модели неисправностей и непрерывного подхода к моделированию // Вестник Нижегородского университета им. Н. И. Лобачевского. 2011. № 3 (2). С. 72—77.
5. **Иванников В. П., Камкин А. С., Косачев А. С., Кулямин В. В., Петренко А. К.** Использование контрактных спецификаций для представления требований и функционального тестирования моделей аппаратуры // Программирование. 2007. Т. 33, № 5. С. 47—62.
6. **Иванников А. Д.** Формирование отладочного набора тестов для проверки функций цифровых систем управления объектами // Мехатроника, автоматизация, управление. 2017. Т. 18, № 12. С. 795—801.
7. **Иванников А. Д., Стемповский А. Л.** Математическая модель отладки проектов сложных цифровых систем и микросистем на основе представления последних в виде семейства стационарных динамических систем // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). 2014. Часть II. С. 123—128.

**A. D. Ivannikov**, Doctor of Technical Sciences, Professor, **V. N. Severtcev**, Doctor of Technical Sciences, Institute for Design Problems in Microelectronics of Russian Academy of Sciences

## Mathematical Model for Digital System Input Interaction Set in the Process of Logical Simulation

*While digital system design debugging by computer simulation the important task is to generate debugging test set, e.g. set of input signals which are applied to a designing system computer model for checking the correctness of its functioning. The generation of complete in some sense debugging test set is possible by some way if the permissible input action set for the system is known. Description forming of such a set is possible if permissible input interaction set for digital system blocks are known. Digital system block model investigation is carried out, first of all, from the point of a set of permissible input interactions. The family of stationary dynamic systems with continuous time and logical signal discrete values are used as models for digital system blocks. In some cases signal exchange between blocks and with outer world is initiated by a block itself. That is why input interactions including input signals and output exchange driving signals are considered as debugging tests. For the description of permissible input interactions of digital system blocks and the system as a whole graph representation is proposed for each fulfilled function.*

**Keywords:** logical simulation, digital system design debugging, input interaction set, input interaction graph model

DOI: 10.17587/it.24.627-632

### References

1. **Ivannikov A. D., Stempkovsky A. L.** Formalizatsiya zadachi otladki projektov cifrovih sistem (Formal Model of Digital System Design Debugging Task), *Informacionnie Tekhnologii*, 2014, no. 9, pp. 3—10 (in Russian).
2. **Lin Yi-Li, Su Alvin W. Y.** Functional Verification for SoC Software/Hardware Co-Design: From Virtual Platform to Physical Platform, *2011 IEEE International SOC Conference (SOCC)*, pp. 201—206.
3. **Shi Jin, Liu Weichao, Jiang Ming** et al. Software Hardware Co-Simulation and Co-Verification in Safety Critical System Design, *2013 IEEE International Conference on Intelligent Rail Transportation (ICIRT)*, pp. 71—74.
4. **Kasheev N. I., Ponomarev D. M., Podyablonsky F. M.** Postroenie testov cifrovih chem. S ispolzovaniem obobshhenoi modeli neispravnostei i neprerivnogo podhoda k modelirovaniyu (Digital Circuits Test Generation Based on Generalized Malfunction Model and Continuous Simulation Approach), *Vestnik Nijegorodskogo Universiteta*, 2011, no. 3(2), pp. 72—77 (in Russian).
5. **Ivannikov V. P., Kamkin A. S., Kossachev A. S., Kulia-min V. V., Petrenko A. K.** Ispol'zovanie kontraktnyh spetsifikacij dlâ predstavleniâ trebovanij i funkcional'nogo testirovaniâ modelej apparatury (The use of contract specifications for representing requirements and for functional testing of hardware models), *Programirovanie*, 2007, v. 33, no. 5, pp. 47—62 (in Russian).
6. **Ivannikov A. D.** Formirovanie otladochnogo nabora testov dlya proverki funkciy cifrovih sistem upravleniya obektami (Debugging Input Set Generation for Testing of Control Digital Systems Functions), *Mekhatronika, Avtomatizatsiya, Upravlenie*, 2017, vol. 18, no.12, pp. 795—801 (in Russian).
7. **Ivannikov A. D., Stempkovsky A. L.** Matematicheskaya model otladki projektov slojnih cifrovih sistem i mikrosistem na osnove predstavleniya poslednih v vide semeistva stacionarnih dinamicheskikh sistem (Design Debugging Mathematical Model for Complex Digital and Microsystems on the Basis of Their Representation as a Family of Stationary Dynamic Systems), *Problemi Rasrabotki Perspektivnih Mikro- i Naoelettromnih System (MES)*, 2014, part II, pp. 123—128 (in Russian).